

主 論 文 要 旨

報告番号	乙 第	号	氏名	大久保 恒夫
主論文題目				
システムLSI開発における設計および製造工程の短TAT化に関する研究				
(内容の要旨)				
<p>家電製品から業務用製品にいたるまで、機器の小型化、高機能化、高性能化には、システムLSIの開発が必須である。また、製品開発競争の熾烈化とともに、このようなLSIの設計および製造の短TAT (Turn Around Time) 化は不可欠となった。本研究では、このような背景をもとに、システムLSIの設計および製造工程を大幅に短縮するためには、1) 設計工程におけるハードウェア・ソフトウェア協調設計技術、2) 設計と製造のインターフェース工程におけるレイアウトデータから製造装置制御データへの高速変換技術、3) 製造工程におけるフォトリソグラフィ工程を省略可能な電子ビーム露光によるウェハ直接露光技術、の確立が不可欠ととらえ、これらの技術を実用化することを目的として研究を進めた。</p> <p>第1章、および第2章に、本研究の背景、従来の研究、および、本研究結果を実用化に適用した具体例について概説した。</p> <p>第3章では、国際標準規格MPEG-2準拠の映像情報圧縮用LSI開発の過程において、設計工程を短縮するために導入したトップダウン設計とハードウェア・ソフトウェア協調設計とを融合させたシステムティックな設計手法について述べる。特に、ソフトウェアシミュレータを先行開発し、この演算量の解析結果をもとに、LSI内部のハードウェアとソフトウェアの機能分担を決定する手法を具体例で示した。この手法により、10%程度の工程短縮が図られたと予測される。</p> <p>第4章では、設計と製造のインターフェース工程、すなわち、設計システムの出力となるレイアウトパターンデータから、製造工程のリソグラフィシステムの入力となる制御用データへの変換処理工程を短縮するための高速データ変換手法について述べた。設計データの階層構造管理が設計データ量の圧縮に相当することに着目し、データ変換を極力圧縮状態のまま変換する手法を提案した。圧縮したままでは変換が不可能な部分については、階層の部分展開、接続マーク、ナルエッジなどの新概念を入れることによって、大幅な高速化が図れることを示した。</p> <p>第5章では、フォトリソグラフィの準備を不要にすることで製造工程を短縮することができる電子ビームによるウェハ直接露光方式について、電子散乱シミュレーションを使って露光特性を考察し、0.5ミクロンパタンの形成に、加速電圧30kV、ビームエッジだれ0.15ミクロン以下の組み合わせが要求されることを明らかにした。</p> <p>第6章では、電子ビームによるウェハ直接露光装置の実現可能性について検討した結果について述べる。偏向量に応じて焦点補正をダイナミックにおこなう方式、高低2個の金マークを使った偏向歪補正方法、ウェハ歪を考慮した下層パターンとの位置合わせ方式の検討をおこない、提案の方式で、0.5ミクロンパターン形成に十分な精度が得られることを検証した。</p> <p>第7章に、結論として各章で得られた内容をまとめ、本研究の成果を要約した。</p>				
以上				