

# 主 論 文 要 旨

報告番号	甲(乙)第	号	氏名	小野寺 清光
主論文題目： WSiN ゲート GaAs-FET の設計・製造と そのミリ波 MMIC への応用に関する研究				
(内容の要旨)				
<p>本研究は、マイクロ波素子用半導体基板として高移動度、高飽和速度、広バンドギャップ、半絶縁性という特長を有するGaAsを取り上げ、能動素子、受動素子、実装の面から総合的に、ミリ波帯用途に向けたマイクロ波素子の高性能化、高周波化、および集積化技術を開発することを目的としている。</p> <p>まず、能動素子として、均一性、再現性、量産性に優れ、集積化用途に最適な選択イオン注入技術を主体としたGaAs-MESFETを取上げ、マイクロ波・ミリ波用途に向けた高性能化検討を行った。新規のゲート電極材料としてW系耐熱性金属WSiNを用いると共に、アニール保護膜としても利用した新しい耐熱ゲートプロセスを開発した。WSiNは優れた耐熱性を示し、800°C以上の高温に於いてもアモルファス状態を保つという。このため不純物ドーパ層の活性化アニール時にもAs抜けを抑止し、伝統的保護膜であるSiO<sub>2</sub>、SiNに比較して、チャンネル層の高濃度薄層化が可能となり、デバイス特性の大幅な向上を実現した。2次元デバイスシミュレータを利用し、チャンネル層表面の高濃度化とデバイス特性の関係について解析した。また、微細化したデバイスで問題となるデバイス内部での高電界現象を把握するために、エレクトロルミネッセンスを用いて、デバイス内電子温度分布、ホットホールの輸送現象を明らかにした。</p> <p>0.1 μm級の微細化デバイスでも短チャンネル効果を抑止できるデバイス構造検討として、埋込みp層構造の最適化設計を行った。埋込みp層濃度を完全空乏化条件以上とし、高濃度埋込みp層が高周波特性へ及ぼす影響についての等価回路解析し、更に新規な埋込みp層構造を考案した。ミリ波素子として各種MMICへの適用を行った。更に微細化デバイスの高性能化を推進するために、WSiNゲート電極上に極太化したAuを形成する新しいプロセスを開発した。WSiNは耐熱性に優れるものの比抵抗が大きく微細化と共にゲート抵抗が顕著に増大するため、ゲート低抵抗化構造は必須である。微細ゲートの加工法としては、チャンネル層表面に対するダメージを最小限に抑えた電子サイクロトロン共鳴プラズマ(ECR)リアクティブイオンエッチングを適用したゲート電極エッチングプロセスを開発し、ゲート電極の微細加工法を確立した。ゲート抵抗とゲート寄生容量の間のトレードオフの関係を定量的に明らかにした最適なWSiNゲート電極上Auの設計について検討し、GaAs-MESFETの大幅な低雑音化を可能とした。</p> <p>高濃度チャンネルではショットキ障壁が低下することから、ゲート電極直下にInGaP薄膜を挿入する新しいヘテロデバイス構造についても提案した。障壁層としてInGaPを使用することで、ショットキ障壁を高く保ち、ゲートリーク電流を抑圧することを可能とした。また、90度ゲート方向が異なる対称構造と非対称構造デバイスを1ウエハ上に作製するプロセス技術を開発した。この技術はアナログ、デジタルを問わず、多機能な回路を同一チップ上に作製する集積化技術として有効である。</p> <p>最後に、MMIC用受動素子の高性能化、高集積化という見地から、一層の小型化、高周波化を可能とする新しいマイクロ波配線、受動回路、実装方法を考案し、試作検討した。多層化配線技術を用いたU字型線路、縦型インダクタは基板占有面積の縮小に大きな効果があった。また、信号線下基板を掘込んだマイクロマシン線路は、微小遮蔽構造を採用することで、ミリ波帯まで不要な基板漏洩電磁界に起因する高次モードやそれに伴う基板内電磁界の共振を抑止することを可能とした。更に、新しい鉛フリーはんだを用いたミリ波帯MMIC実装法を考案し、その有効性を実証した。</p>				