

## 主 論 文 要 旨

報告番号	甲 第 号	氏 名	富田 安基
主 論 文 題 目： チップ間高速 CMOS 通信の長距離化及び高帯域化に関する研究			
(内容の要旨)			
<p>大規模集積回路 (LSI) 製造技術の目覚ましい発展に伴い、1 つの LSI チップ内で処理される情報量は、指数関数的な増加を続けてきた。一方で、LSI チップに出入りする情報量 (バンド幅) が、内部で処理される情報量の増加に追従できない場合、両者の間に格差が生じ、LSI 全体の性能ボトルネックとなる。この問題を避けるため、様々な研究が行われ、LSI チップ間の信号周波数は 5 GHz まで達し、伝送速度は 10 Gb/s を実現するに至った。しかしながら、信号周波数の向上は、伝送線路において表皮効果等の周波数依存損失の影響を受け、伝送距離に制限を生じさせるという新たな課題に直面している。そこで、本研究は、現在の信号の最高周波数である 5 GHz において、バックプレーン伝送のような長距離伝送を可能にする波形等価技術、また、その波形等価回路を適応制御するためのチャンネル応答測定技術の実現を、研究の目的としている。さらに、信号の周波数を上げずにバンド幅の高帯域化を実現させる手法として信号を双方向から伝送するための回路技術の研究を目的としている。</p> <p>第 1 章は序論で、チップ間高速 CMOS 通信の研究の歴史とその必然性を述べ、さらに、チップ間 CMOS 通信のシステム構成を概説することにより、本研究の目的と意義を明確にしている。</p> <p>第 2 章では、長距離化のための波形等価技術を提案している。フィードバックを利用した広帯域増幅器に、差動対のソース間に容量を挟み込む事と、フィードバックループに極を作り込む事で、高次のゼロ点を、低消費電力かつ小面積で実装できる事を示している。さらに、20 dB 損失をもつケーブルに通した 10 Gb/s の信号を波形等価し、受信器においてビット誤り率(BER)が <math>10^{-12}</math> 以下で受信できる事を実証している。</p> <p>第 3 章では、波形等価回路の適応制御のためのチャンネル応答測定技術を提案している。サンプリングした現在の信号に含まれる理想信号振幅との誤差と、過去の信号符号との相関を取ることで、波形等価回路を加味した伝送線路のチャンネル応答を測定できる原理を説明している。さらに、その実装方法として、スイッチトキャパシタ方式を応用する事により、低消費電力での実現を示し、チャンネル応答が測定できる事を実証している。</p> <p>第 4 章では、高帯域化の為の双方向伝送用回路技術を提案している。送信信号と受信信号を分離するハイブリッド回路において、従来必要とされてきたレプリカドライバを用いず、チャンネルに流れる電流と受信端での電圧のみを用いて受信信号を取り出す方式を提案している。さらに、その方式を抵抗と電圧電流変換器を用いて簡易に実現するハイブリッド回路を提案している。また、従来方式であるレプリカドライバを用いたハイブリッド回路とのバラツキ耐性の比較、電力、面積における削減率を定量的に評価している。さらに、20 Gb/s の同時双方向通信において、BER が <math>10^{-12}</math> 以下で送受信できる事を実証している。</p> <p>第 5 章は本研究の結論であり、本研究の成果を総括している。</p>			