## Near-Field Wireless Power and Data Transmission for Large-Scale Integrated Circuits

September 2012

A thesis submitted in partial fulfilment of the requirements for the degree of Doctor of Philosophy in Engineering



## **Keio University**

Graduate School of Science and Technology School of Integrated Design Engineering

Radecki, Andrzej

## Japanese Abstract

無線給電に対する関心が高まっている。例えば携帯電話を充電する技術は実用が始まっている。半導体チップを無線給電する要求はこれまでは少なかった。しかし、ウェハーテストにおいて沢山のチップに沢山の針を用いて給電することは機械工学的な限界に近づいている。あるいは、メモリカードにおいても静電破壊対策をしながら高速データ転送をすることは電気工学的な限界が近い。こうした背景から、非接触ウェハーテストや非接触メモリカードの実現が望まれ、チップを無線給電する技術への関心も高まっている。しかし、チップの給電の場合は、携帯電話の場合のように電池を充電するのではなく、回路の電源を直接供給するので、高い電源品質や低い通信干渉が求められる。更に、コイルやキャパシタもチップに集積することが求められるので、高いQ値のコイルや大きな平滑キャパシタを用いることができず、給電効率を下げたりリップル電圧を大きくするなどの課題がある。そこで本研究では、磁界結合による近接場無線技術を用いて大規模集積回路に高品質の電源を高効率に供給すると共に通信干渉を低く抑える回路技術を検討している。

第1章は序論である。無線給電に関するこれまでの研究と課題を概説し、本研究の目的と意義を述べている。

第2章では、磁界結合に関する理論やシミュレーション技術を整理し、以降の章で用いる手法について整理をしている。

第3章では、非接触ウェハーテストの給電に必要な技術を提案している。チップ上に複数のコイルを配列し、各コイルを貫く磁束の位相を最適に調整することで、結合に用いられる磁束を増やしてコイルのQ値を高めると同時に、リップルを抑制して電源品質を高めている。また、遅延同期ループを用いて高速同期する整流回路を提案し、給電効率を改善している。0.18μm CMOS 技術で試作したチップは、150MHz のキャリアを用いて、リップル電圧 65mV で電力転送密度 240mW/mm²を実現している。

第4章では、非接触メモリカードを想定して、給電と通信を同時に行う際の相互干渉を低減する技術を提案している。互いに対角に配置された差動コイルを用いて給電と通信を行うことにより、互いの影響が同相ノイズとしてキャンセルされる。更に、負荷電流の急激な変化に対して、フィードバック制御することを検討している。65nm CMOS で試作したチップは、電力伝送効率 10%とデータ転送速度 6Gb/s を達成している。

第5章では、無線給電のノイズの中で高速データ通信に必要なクロック・データ抽出を行うロータ リーデータ符号化方式を提案している。環状に配置された3つのコイルを用いて、磁束の位置を一 定の角速度で回転させ、回転方向に応じてデジタルデータを表現する方式を提案している。

第6章は結論である。各章で得られた知見を総括し、今後の展望を述べている。

## **English Abstract**

This study focuses on improving performance and functionality of near-field wireless power and data transmission links. Such links, when applied to large-scale integrated circuits, offer a practical way of overcoming integration, performance and reliability limitations. Applications include 3D integrated circuits, wafer-level testing, and non-contact memory cards. In addition to improving performance, near-field wireless power and data transmission enables new applications benefiting from the lack of electrical contacts.

Combining power and data transmission on the single integrated circuit exacerbates technical challenges typical to the design of wireless power or data transmission systems. The data transmission link has to be less susceptible to Electro-Magnetic Interference (EMI), while the power transmission link must operate at higher transmit power and higher power transfer efficiency, and produce lower EMI. This dissertation relaxes these design constraints, and provides quantitative results showing the extent of possible performance improvements.

Chapter 1 introduces the topic of the near-field wireless power and data transmission, and presents objectives and contributions of this study.

Chapter 2 presents theoretical analysis of near-field inductive coupling links, with focus on modeling physical links, and their design trade-offs.

Chapter 3 describes a system transmitting power directly to the surface of a semiconductor device, designed for use in non-contact wafer-level testing. Employing this system can eliminate mechanical probes, increase testing speed, improve yield, and enable testing wafers with inaccessible test pads. The system achieves maximum power transfer density of  $6~\mathrm{W}/25~\mathrm{mm}^2$ , which is approximately 10 times higher than in other reported solutions.

Chapter 4 presents a compact simultaneous power and data transmission link for use in a non-contact memory card. Inductor coils are arranged in a clover-shaped structure, which cancels magnetic interference and enables simultaneous power and data transmission. This capability is then applied to constructing a closed-loop transmit power control system, which improves power transfer efficiency at  $R_{LOAD} = 2 \text{ k}\Omega$  from 0.2 % to 5.2 %.

Chapter 5 presents a rotary data encoding scheme, which is subsequently used in the design of two data transmission links. An optimized data transmission link, using rotary logic gates, achieves a maximum data transmission rate of 30 Gbit/s verified in simulation.

Chapter 6 summarizes and concludes this dissertation.